**Скворцова Ольга Борисівна. Проектування тестів для послідовносних функ-ціональних схем, що реалізовані у програмова-ній логіці : Дис... канд. наук: 05.13.12 – 2002**

|  |  |
| --- | --- |
| |  | | --- | | **Скворцова О.Б.**Проектування тестів для послiдовносних функціональних схем, що реалізованi у програмованiй логіці.– Рукопис.  Дисертація на здобуття наукового ступеня кандидата технічних наук за спеціальністю 05.13.12 – системи автоматизації проектувальних робіт.– Харківський нацiональний університет радіоелектроніки, Харків, 2002.  Робота присвячена розробці структурно-функціональних моделей послiдовносних схем і удосконаленню методів генерації тестів для зменшення часу верифікації цифрових систем на стадіях їхнього автоматизованого проектування й імплементації в кристалах ПЛIС.  У процесі виконання дослiджень отриманi результати, що виносяться на захист: удосконаленна концептуальна і структурна моделi примітивного автомата, що дає можливість описувати тригернi схеми в однотактному автоматному форматі змінних для моделювання їхньї справної поведiнки і наступної генерації тестів; удосконаленi моделі послiдовносного пристрою для реалізації структурно-функціонального -алгоритму, що дозволяє виконувати адекватнi кубічнi покриття для тригерних структур, якi описанi у виглядi булевих рівнянь, і дає можливість зменшити час їхнього аналізу і детермiнованої генерації тестів; модифікованi моделі генерації тестів для верифікації цифрових систем на основі генетичних алгоритмів, що дозволяють обробляти цифрові схеми великої розмірності й зменьшити час синтезу теста заданої повноти; модернізацiя метода детермiнованої генерації тестів, що враховує структурно-функціональні особливості ПЛIС і дозволяє з гарантованою повнотою будувати тести в одній копії ітеративної моделі на основі стандартних процедур прямого просування і довизначення алгоритму активізації сильнопослiдовносних і тригерних структур. | |
| |  | | --- | | У процесі досліджень, що проведенi у рамках виконання дисертаційної роботи, яка спрямована на розробку моделей і алгоритмів детермiнованої генерації тестів для тригерних і сильнопослiдовносних структур у цифрових системах, що проектуються, що дозволяють зменшити час їхньої верифікації, отримані наступні основні результати, що виносяться на захист:  – удосконалені концептуальна і структурна моделі примітивного автомата, що описують тригернi схеми і дозволяють моделювати їхню справну поведiнку і генерувати перевiряючi тести;  – удосконалена модель послiдовносного пристрою, що реалізує структурно-функціональний -алгоритм побудови адекватних кубічних покрить для тригерних структур, якi описанi у виглядi булевих рівнянь, що дозволяє зменшити час їхнього аналізу і детермiнованої генерації тестів завдяки компактному представленню моделі дискретного об’єкта і відрізняється від відомої можливістю її застосування до тригерних багатоступінчастих структур;  – модифікована модель процесу генерації тестів для верифікації цифрових систем на основі методу генетичних алгоритмів, що дозволяє обробляти цифрові схеми великої розмірності i зменшити час синтезу тестів заданої повноти, а також дозволяє досягти порівнянних з детермiнованим методом результатів по структурній простоті реалізації, що ідентичні псевдовипадковому тестуванню, при цьому виграш у часі для послiдовносних схем складає 49%;  – модернізований метод детермiнованої генерації тестів, що дозволяє з гарантованою повнотою будувати перевiряючi тести в одній копії ітеративної моделі для послiдовносних і тригерних структур на основі застосування багатозначного двотактного алфавіту і дозволяє зменшити обчислювальну складність вирішення задачі в порівнянні з методом активізації несправностей при використанні псевдокомбiнацiйних копій цифрових автоматів, що спричиняє зменшення часу обробки послiдовносних структур на 40%;  – реалізована програма автоматизованої побудови кубічних покрить для тригерних структур, які задані у виглядi булевих рівнянь, що дозволяє зменшити обсяги пам’яті для збереження внутрішньої моделі і час її обробки;  – реалізована програма детермiнованої генерації тестів, яка в автоматичному режимі будує тести перевірки одиничних константних несправностей для цифрових проектів у середовищі Active HDL і дозволяє зменшити час (на 20–50%) верифікації цифрових проектів на стадіях введення, синтезу й імплементації;  – виконані експерименти на моделях реальних проектів цифрових пристроїв і тестових схем з каталогів ведучих фірм в області проектування, а також з матеріалів конференцій IEEE;  – впроваджені теоретичні результати моделей, алгоритмів і програмних засобів у навчальний і технологічний процеси з метою автоматизації проектування і верифікації цифрових систем, що реалізованi на основі FPGA, CPLD;  – впроваджені практичні результати у виглядi програмних засобів у навчальний і технологічний процеси з метою зменшення часу проектування шляхом автоматизації процесу верифікації цифрових систем, що реалізованi на основі ПЛIС.  Практичні та теоретичні результати у вигляді програмних засобів генерації тестів можна викристовувати у проектних установах та університетах, що займаються разробкою дискретних систем на кристалах програмованої логіки. | |