**Уаді Гарібі. Моделі та методи апаратного моделювання цифровиз систем на кристалах : Дис... канд. наук: 05.13.13 - 2007.**

|  |  |
| --- | --- |
| |  | | --- | | Уаді Гарібі. Моделі та методи апаратного моделювання цифрових систем на кристалах.– Рукопис.– Дисертація на здобуття наукового ступеня кандидата технічних наук за спеціальністю 05.13.13 – обчислювальні машини, системи та мережі.– Харківський національний університет радіоелектроніки, Харків, 2007.  Мета дисертаційного дослідження – суттєве (у x10, x100, x1000 разів) підвищення швидкодії синхронного моделювання та часової верифікації обчислювальних систем на кристалах шляхом використання багатозначних апаратних моделей компонентів, що дозволяють розширити функціональні можливості засобів логічного hardware-аналізу в цілях ідентифікації перехідних процесів та визначення змагань на ранніх стадіях проектування цифрових виробів.  Основні результати: моделі тестування та верифікації цифрових проектів, орієнтовані на апаратну імплементацію з метою суттєвого (х10, х100, х1000) зменшення часу моделювання; апаратурна реалізація трійкового методу моделювання справної поведінки **HES-MV** – **H**ardware **E**mbedded **S**imulation based on **M**ulti-**V**alued alphabet, який використовує апаратурні моделі цифрових проектів великої розмірності вентильного та регістрового рівнів опису; структурні рішення для реалізації моделей логічних елементів, що мають по два розряди для кодування чотирьох станів кожної вхідної або вихідної лінії пристрою; апаратні моделі цифрових пристроїв та примітивів, які дозволяють розширити функціональність апаратного методу моделювання для аналізу перехідних процесів і суттєво підвищити швидкодію програмного моделювання при верифікації проектів.  Практична значущість застосування технології апаратного моделювання полягає у тому, що з’явилась можливість суттєво (на 15-30%) зменшити час появи готового виробу на ринку електронних технологій (time-to-market). | |
| |  | | --- | | У дисертаційній роботі наведено результати теоретичних і практичних досліджень, що є результатом розв’язання задачі суттєвого (у x10, x100, x1000 разів) підвищення швидкодії синхронного моделювання та часової верифікації обчислювальних систем на кристалах шляхом використання багатозначних апаратних моделей компонентів, що дозволяють розширити функціональні можливості засобів логічного hardware-аналізу в цілях ідентифікації перехідних процесів та визначення змагань на ранніх стадіях проектування цифрових виробів.  Для досягнення поставленої мети було отримано такі **наукові результати,**що виносяться на захист:  1. Уперше запропоновано структурно-функціональну багатозначну апаратну модель цифрового пристрою з шинною організацією ліній для багаторазового підвищення швидкодії аналізу перехідних процесів;  2. Уперше запропоновано двосхемну структурно-функціональну апаратну модель цифрового пристрою для спільного моделювання багатозначних вхідних наборів та багаторазового підвищення швидкодії аналізу перехідних процесів у послідовносних пристроях;  3. Удосконалено багатозначну апаратну модель компонентів цифрової системи на кристалі вентильного та регістрового рівнів, що дозволяє виконувати аналіз перехідних процесів з високою швидкодією, яка перевищує програмні аналоги у x10, x100, x1000 разів;  4. Удосконалено структурно-функціональну апаратну модель цифрового пристрою для послідовного моделювання багатозначних вхідних наборів та багаторазового підвищення швидкодії аналізу перехідних процесів у комбінаці-йних пристроях;  5. Удосконалено вбудовану модель процесу аналізу та верифікації цифрової системи на кристалі з використанням апаратури Aldec HESTM (Hardware Embedded Simulator), що інтегрована в маршрут проектування та верифікації.  **Практичне значення отриманих результатів** визначається:  6. Реалізацією програмно-апаратного комплексу MV-HES (Multi-Valued Hardware Embedded Simulator), що дозволяє верифікувати складні цифрові SoC на ранніх стадіях проектування;  7. Інтеграцією комплексу MV-HES з програмним продуктом Active HDL, що дозволило у 2-5 разів скоротити загальний час проектування цифрових систем великої розмірності, реалізованих на ПЛІС;  8. Тестуванням програмно-апаратного комплексу MV-HES шляхом його порівняння з існуючими світовими аналогами, перевіркою всіх функціональних режимів за допомогою тестових прикладів з відкритих бібліотек провідних фірм світу в галузі моделювання, верифікації та проектування цифрових систем – Aldec, Cadence, Synopsis,Xilinx, Altera;  9. Впровадженням практичних результатів у технологічний та навчальний процеси у вигляді програмно-апаратного комплексу MV-HES, що дозволяє здійснювати багатозначне моделювання перехідних процесів цифрових SoC при вирішенні задач синтезу тестів та часової верифікації. | |