**Сисенко Ірина Юріївна. Дедуктивно-паралельне моделювання несправностей на моделях цифрових систем, що реконфігуруються : Дис... канд. наук: 05.13.13 - 2002.**

|  |  |
| --- | --- |
| |  | | --- | | **Сисенко І.Ю.**Дедуктивно-паралельне моделювання несправностей на моделях цифрових систем, що реконфігуруються.– Рукопис.  Дисертація на здобуття наукового ступеня кандидата технічних наук за спеціальністю 05.13.13 – Обчислювальні машини, системи та мережі.– Харківський нацiональний університет радіоелектроніки, Харків, 2002.  Робота присвячена розробці швидкодіючих методів моделювання одиночних константних несправностей на моделях цифрових систем, що реконфігуруються та є реалізованими у програмованій логіці, для оцінки якості синтезованих тестів верифікації.  У процесі виконання дослiджень отриманi результати, що виносяться на захист: удосконалена модель дедуктивно-паралельного аналізу несправностей, що поєднує технологічність дедуктивного моделювання дефектів зі швидкодією виконання паралельних векторних операцій з метою значного зменшення часу обробки цифрових систем великої розмірності; дедуктивна модель реконфігурування структур даних опису цифрових систем на тест-векторі, що дає можливість паралельно обробляти сукупність дефектів схеми за одну ітерацію з метою підвищення швидкодії синтезу і сертифікації вхідних послідовностей; дедуктивно-паралельний метод моделювання несправностей цифрових систем, представлених на RTL-рівні у форматі булевих рівнянь, що об’єднує переваги дедуктивного аналізу дефектів з реалізацією їхньої паралельної обробки і що дозволяє обробляти цифрові системи на кристалі, що містить сотні тисяч вентилів; удосконалений метод зворотнього моделювання несправностей цифрових систем великої розмірності, що об’єднує процедури дедуктивно-паралельного аналізу розгалужень, що сходяться, зі зворотнім простежуванням дефектів для деревоподібних структур, що дозволяє обробляти цифрові структури вентильного рівня опису і має залежність часу обробки від числа ліній, близьку до лінійної. | |
| |  | | --- | | В дисертаційній роботі запропоновані моделі дедуктивного аналізу несправностей та моделі цифрових систем, що реконфігуруються, розроблені швидкодіючі методи дедуктивно-паралельного та зворотнього моделювання одиночних константних несправностей цифрових систем, що є реалізованими у програмованій логіці, для оцінки якості синтезованих тестів верифікації, що дозволило суттєво зменшити час верифікації та тестування цифрових систем.  1. Проведений аналітичний огляд робіт, опублікованих в області технічної діагностики цифрових систем, реалізованих на кристалах ПЛІС, дозволив зробити висновок, що актуальною визначається проблема верифікації та тестування структурно і функціонально складних обчислювальних пристроїв, реалізованих на основі програмованої логіки, шляхом розробки та удосконалення моделей, методів та алгоритмів моделювання несправностей з метою підвищення швидкодії.  2. Удосконалено модель дедуктивно-паралельного аналізу несправностей, що поєднує технологічність дедуктивного моделювання дефектів зі швидкодією виконання паралельних векторних операцій, орієнтований на обробку цифрових пристроїв вентильного і реєстрового рівнів опису, що дозволяє значно зменшити час обробки цифрових систем великої розмірності.  3. Вперше запропоновано дедуктивну модель реконфігурування структур даних опису цифрових систем на тест-векторі, що дає можливість створювати модифіковані модели цифрових систем для виконання справного моделювання векторів дефектів, що дозволяє паралельно обробляти сукупність дефектів схеми за одну ітерацію з метою підвищення швидкодії синтезу і сертифікації вхідних послідовностей.  4. Розроблено дедуктивно-паралельний метод моделювання несправностей цифрових систем, представлених на RTL-рівні у форматі булевих рівнянь, що об’єднує переваги дедуктивного аналізу дефектів - обробку множини дефектів на тест-векторі за один прохід по схемі, з реалізацією їхньої паралельної обробки під час моделювання дефектів і справної поведінки за допомогою логічних операцій над машинними словами, що дозволяє обробляти цифрові системи на кристалі, що містять сотні тисяч вентилів.  5. Удосконалено метод зворотнього моделювання несправностей цифрових систем великої розмірності, який об’єднує процедури дедуктивно-паралельного аналізу розгалужень, що сходяться, зі зворотнім простежуванням дефектів для деревоподібних структур, що дозволяє обробляти цифрові структури вентильного рівня опису різної складності і має залежність часу обробки від числа ліній, близьку до лінійної.  6. У процесі досліджень, що проведенi у рамках виконання дисертаційної роботи, запроповано моделі, методи та алгоритми моделювання несправностей та оцінки якості тестів, що дозволяють зменшити час (на 40-50%) верифікації та тестування цифрових систем.  7. Реалізована програма автоматизованої побудови моделей, що реконфігуруються для цифрових схем, які задані у вигляді булевих рівнянь, що дозволяє зменшити обсяги пам’яті при обробці векторів дефектів, що перевіряються, внаслідок усунення операцій зі списками, а також суттєво зменшити час обробки векторів дефектів.  8. Реалізована програма дедуктивно-паралельного та зворотнього моделювання несправностей, яка в автоматичному режимі виконує оцінювання сгенерованих тестів для одиничних константних несправностей для цифрових проектів у середовищі Active HDL і дозволяє зменшити час (на 50-70%) верифікації цифрових проектів на стадіях введення, синтезу й імплементації, що підтверджується виконаними експериментами на моделях реальних проектів цифрових пристроїв і тестових схем з каталогів ведучих фірм в області проектування.  9. Впроваджені практичні результати у виглядi програмних засобів у навчальний і технологічний процеси з метою зменшення часу проектування шляхом автоматизації процесу верифікації цифрових систем, що реалізованi на основі ПЛIС, наприклад в ЗАТ "НДІРВ" та ЗАТ "Енергозбереження". Практичні та теоретичні результати можна використовувати у проектних установах та університетах, що займаються розробкою дискретних систем на кристалах програмованої логіки. | |