**Бережна Марина Анатоліївна. Методи логічного проектування дискретних пристроїв з убудованими засобами діагностування: дисертація канд. техн. наук: 05.13.12 / Харківський національний ун-т радіоелектроніки. - Х., 2003.**

|  |  |
| --- | --- |
|

|  |
| --- |
| **Бережна М.А.** Методи логічного проектування дискретних пристроїв з убудованими засобами діагностування. - Рукопис.Дисертація на здобуття наукового ступеня кандидата технічних наук за спеціальністю 05.13.12 - системи автоматизації проектувальних робіт. Харківський національний університет радіоелектроніки, Харків, 2003р.Робота присвячена розробці моделей, методів і алгоритмів тестопригодного проектування дискретних пристроїв, у яких процедури перевірки справності здійснюються убудованими засобами діагностування.Запропоновано нові методи побудови діагностичних експериментів, засновані на використанні інформації функціонального і вентильного рівнів проектування з метою мінімізації витрат на діагностичне забезпечення. Розроблено метод і алгоритми тестопригодного проектування, що передбачають виключення функціональної і схемної надлишковості на етапі кодування станів автоматних моделей і синтезу комбінаційної частини пристрою. Запропоновано новий метод аналізу комбінаційної надлишковості, заснований на використанні модифікованої еквівалентної форми булевої функції. Розроблено процедуру аналізу і запропонована нова модель багатовиходової комбінаційної схеми у вигляді графа основних суттєвих вершин з розгалуженнями, визначені необхідні і достатні умови синдромного тестування схем при організації псевдовичерпного тестування. Запропоновано нову універсальну модель синдромно-сигнатурного аналізатора. Розроблено нові ефективні методи логічного проектування синдромно тестуємих схем на програмувальних матрицях логіки, синтезу синхронних і асинхронних пристроїв на основі використання зворотних таблиць переходів їхніх автоматних моделей. |

 |
|

|  |
| --- |
| У дисертації надано теоретичний аналіз, узагальнення і новий розв’язок задачі виконання процедури убудованого тестового діагностування дискретних пристроїв. Розроблені й удосконалені моделі, методи й алгоритми тестопригодного проектування систем на одному кристалі дозволяють підвищити ефективність процедури верифікації цифрового пристрою на функціональному і схемному рівнях проектування і можливість реалізації тестового діагностування НВІС на їхній робочій частоті з гарантованою повнотою і мінімальними апаратурними витратами.Основні наукові і практичні результати роботи:1. Запропоноване використовувати сполучення інформації функціонального і схемного рівнів проектування ДП з метою мінімізації витрат на верифікацію ОП. Показано, що виключення функціональної і схемної надлишковості ОП дозволяє використовувати тести функціонального рівня для верифікації проектів схемного рівня з гарантованою повнотою покриття несправностей вентильного рівня.2. Розроблено метод і алгоритми тестопригодного проектування ДП на ПЛІС, заснований на способі довизначення станів автоматних моделей, що виключає функціональну надликовість, і R-зчисленні надлишковості букв у модифікованій еквівалентній формі зображення функцій збудження і виходів послідовносної схеми.3. У результаті аналізу ненадлишкових схем на ПЛІС визначені умови прояву довільних константних несправностей на виходах схеми, що спостерігаються, і достатні умови їхнього виявлення шляхом верифікації синдромної функції багатовиходової комбінаційної схеми.4. Запропоновано процедуру аналізу і модель МКС у вигляді орієнтованого графа основних суттєвих вершин з розгалуженнями для виявлення пар залежних виходів. За допомогою цієї моделі визначені необхідні і достатні умови синдромного тестування несправностей константного типу в МКС.5. Розроблено метод логічного проектування МКС на ПЛІС, що передбачає реалізацію кожної функції МКС частково однорідною схемою, виявлення умов синдромного тестування і перевірку справності МКС шляхом підрахунку двох спектральних коефіцієнтів і синдромної функції МКС, що дозволяє знайти 100% одиночних константних несправностей внутрішніх вузлів схеми і кратних несправностей на її первинних входах.6. Запропоновано універсальну модель синдромно-сигнатурного аналізатора, що заснована на використанні СР і схем, що комутуються, лінійних і нелінійних зворотних зв'язків. Показано, що запропонований підхід дозволяє в 2n раз підвищити ефективність виявлення несправностей убудованими засобами діагностування, де n-розрядність СР.7. Запропоновано і розроблено метод синтезу синхронних і асинхронних ДП на основі використання зворотних таблиць переходів автоматних моделей послідовносних схем, що дозволяють вирішити задачу протогоночного і безнадлишкового кодування станів, реалізації функцій збудження елементів пам'яті на ПЛІС типу CPLD з мінімальним числом термів.8. Запропоновано ефективну схему убудованого тестування двовимірних однорідних структур псевдовичерпними тестами на прикладі матричних умножителів, розроблені моделі рівнобіжних умножителів мовою VHDL, за допомогою яких моделювалося покриття несправностей функціонального і схемного рівнів, аналіз якого показав, що запропонована процедура тестування забезпечує близьке до 100% покриття несправностей обох рівнів. |

 |
|  |