**Халед Баракат Алі Баракат. Методи оптимізації композиційних мікропрограмних пристроїв керування з розділенням кодів на FPGA : Дис... канд. наук: 05.13.13 - 2007.**

|  |  |
| --- | --- |
|

|  |
| --- |
| Халед Баракат Алі Баракат.**Методи оптимізації композиційних мікропрограмних пристроїв керування з розділенням кодів на FPGA. – Рукопис.**Дисертація на здобуття наукового ступеня кандидата технічних наук за спеціальністю 05.13.13 – обчислювальні комплекси, системи і мережі. – ДВНЗ „Донецький національний технічний університет”, Донецьк, 2007.На основі теоретичних і експериментальних досліджень у роботі запропоновані нові структури та методи синтезу композиційних мікропрограмних пристроїв керування (КМПК) з розділом кодів. Показано, що для оптимізації ємності керуючої пам'яті КМПК з розділом кодів необхідно використовувати перетворення кодів станів на адреси мікрокоманд. При перетворенні адрес наборів мікрооперацій вихідної ГСА можлива додаткова оптимізація ємності керуючої пам'яті за рахунок збігу в різних вершинах ГСА наборів мікрооперацій.Запропоновані методи перетворення адрес дозволяють незалежно оптимізувати автомат адресації КМПК з розділом кодів.Отримано експериментальні залежності числа КЛБ комбінаційних схем КМПК від параметрів різних класів ГСА. Застосування методу елементаризації ОЛЛ дозволяє мінімізувати число КЛБ у схемі автомата адресації за умови, що розрядність коду елементарних ОЛЛ не буде значно перевищувати розрядність коду ОЛЛ. Застосування методу перетворення кодів ПОЛЛ (ПЕОЛЛ) приводить до додаткової мінімізації схеми автомата адресації.Запропоновані в роботі структури КМПК для алгоритмів керування із числом операторних вершин не більше 3000, мають такі витрати КЛБ і пам'яті, які дозволя ють реалізувати їх на недорогих ПЛІС FPGA середнього класу з NLUT=4 і числом КЛБ, що не перевищує 50000 |

 |
|

|  |
| --- |
| У дисертаційній роботі дане рішення актуальної наукової задачі, важливої для промисловості засобів цифрової автоматики та обчислювальної техніки, що полягає в розробці структур і методів синтезу логічних схем композиційних мікропрограмних пристроїв керування в базисі програмувальних логічних інтегральних схем з архітектурою FPGA, орієнтованих на зменшення ємності керуючої пам'яті. У процесі досліджень вирішені наступні завдання:1. Виконано аналіз методів синтезу та оптимізації автоматів з «жорсткою» логікою і композиційними мікропрограмними пристроями керування на FPGA.2. Розроблено структури та методи синтезу КМПК з розділенням кодів, засновані на перетворенні адрес мікрокоманд, що дозволяють зменшити ємність керуючої пам'яті, у порівнянні з КМПК із загальною пам'яттю при реалізації на FPGA.3. Розроблено структури та методи синтезу КМПК з розділенням кодів, засновані на перетворенні адрес розширених мікрокоманд, що дозволяють оптимізувати ємність керуючої пам'яті, у порівнянні з КМПК із загальною пам'яттю при реалізації на FPGA.4. Розроблено структури та методи синтезу КМПК з розділенням кодів, засновані на перетворенні адрес наборів мікрооперацій, що дозволяють максимально оптимізувати ємність керуючої пам'яті, у порівнянні з КМПК із загальною пам'яттю при реалізації на FPGA.5. Проведено дослідження запропонованих методів синтезу з метою визначення області їх ефективного застосування. Отримано аналітичні залежності кількості КЛБ комбінаційних схем КМПК і ємності керуючої пам'яті для різних класів граф-схем алгоритмів і сімейства FPGA Spartan-3. |

 |